



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Takuo FUNAYA, et al. ✓

Appln. No.: 09/730,849 ✓

Group Art Unit: 2812 ✓

Confirmation No.: 9306

Examiner: Unknown

Filed: December 7, 2000 ✓

For: ELECTRONIC DEVICE ASSEMBLY AND A METHOD OF CONNECTING
ELECTRONIC DEVICES CONSTITUTING THE SAME

SUBMISSION OF PRIORITY DOCUMENT

Commissioner for Patents
Washington, D.C. 20231

Sir:

Submitted herewith is a certified copy of the priority document on which a claim to priority was made under 35 U.S.C. § 119. The Examiner is respectfully requested to acknowledge receipt of said priority document.

Respectfully submitted,

J. Frank Osha
Registration No. 24,625

SUGHRUE, MION, ZINN,
MACPEAK & SEAS, PLLC
2100 Pennsylvania Avenue, N.W.
Washington, D.C. 20037-3213
Telephone: (202) 293-7060
Facsimile: (202) 293-7860

Enclosures: Japanese 11-351226

Date: March 27, 2001

L.Coe
4-11-01
#4 priority papers

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

T. Furukawa
19/730,849
Filed 13/7/00
Q62153
1071

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application:

1999年12月10日

出願番号

Application Number:

平成11年特許願第351226号

出願人

Applicant(s):

日本電気株式会社



2000年 9月22日

特許庁長官
Commissioner,
Patent Office

及川耕造

出証番号 出証特2000-3078328

【書類名】 特許願
【整理番号】 34601485
【提出日】 平成11年12月10日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/60
【発明者】
【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内
【氏名】 舟矢 琢央
【発明者】
【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内
【氏名】 下戸 直典
【発明者】
【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内
【氏名】 仙波 直治
【発明者】
【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内
【氏名】 松井 孝二
【特許出願人】
【識別番号】 000004237
【住所又は居所】 東京都港区芝五丁目7番1号
【氏名又は名称】 日本電気株式会社
【代理人】
【識別番号】 100096105
【弁理士】
【氏名又は名称】 天野 広
【電話番号】 03(5484)2241
【手数料の表示】
【予納台帳番号】 038830
【納付金額】 21,000円

特平11-351226

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子デバイス集合体と電子デバイスの接続方法

【特許請求の範囲】

【請求項1】 一つの電子デバイスに、複数個かつ数種類の電子デバイスが接続されている電子デバイスの集合体であって、

前記電子デバイスは導通部分を介して相互に接続され、絶縁部分を介して相互に絶縁されており、前記導通部分は金属からなり、前記絶縁部分は接着性及び封止性を有し、かつ、パターン化された樹脂層からなる電子デバイスの集合体。

【請求項2】 前記樹脂層が感光性及び熱硬化性を有するものであることを特徴とする請求項1に記載の電子デバイスの集合体。

【請求項3】 前記樹脂層はフリップチップ接続用の機能とパッシベーションの機能とを備えるものであることを特徴とする請求項1又は2に記載の電子デバイスの集合体。

【請求項4】 前記樹脂層は、前記電子デバイスの突出した配線部分の周辺、接続される電子デバイス間において実装されている受動素子の周辺、前記電子デバイスの回路面において、前記樹脂層を構成する樹脂によりデバイス特性が影響を受ける部分の周辺、電極パッドの周辺、及び、前記電極パッド上に形成されるバンプの周辺には前記樹脂層が存在しないようにパターン化されていることを特徴とする請求項1乃至3の何れか一項に記載の電子デバイスの集合体。

【請求項5】 請求項1乃至4の何れか一項に記載の電子デバイスの集合体における二つ以上の電子デバイスを接続する方法であって、

接着性及び封止性を有する樹脂と電極とを一括して熱圧着する工程を備える二つ以上の電子デバイスの接続方法。

【請求項6】 請求項1乃至4の何れか一項に記載の電子デバイスの集合体における二つ以上の電子デバイスを接続する方法であって、

バンプと、該バンプに対応する電極パッドとを接触させた状態の下で、超音波を印加することにより、導通部分を接続する第一の工程と、

何れかの電子デバイスに形成された樹脂層と、該樹脂層に対応する機能素子側密着面との間の接続を熱圧着により行う第二の工程と、を備え、

前記第二の工程は、前記第一の工程の後に続けて行われ、又は、前記第一の工程と同時に行われるものである二つ以上の電子デバイスの接続方法。

【請求項7】 請求項1乃至4の何れか一項に記載の電子デバイスの集合体を形成する方法であって、

熱硬化性及び封止性を有する樹脂層を介して二つ以上の電子デバイスを接続する接続工程を備え、

前記接続工程においては、前記電子デバイスに実装された受動素子、又は、前記電子デバイスの回路面において、前記樹脂層を構成する樹脂によりデバイス特性に影響を受ける部分の温度を他の部分より高くすることを特徴とする電子デバイスの集合体を形成する方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子デバイスの実装構造に関し、特に、高密度実装のための電子デバイス実装構造及び電子デバイスの接続方法に関する。

【0002】

【従来の技術】

近年、半導体パッケージは、処理速度の高速化及び高機能化の要望に応えるため、同一の半導体チップ上にメモリとロジックなど複数の機能を備えたデバイスを形成する方向にある。このため、1チップサイズがさらに大きくなる方向にある。

【0003】

特開平11-195746号公報、特開平10-022449号公報、特開平05-013663号公報に記載されているCOC (Chip On Chip : チップオンチップ) 構造を図5に示す。

【0004】

このCOC構造においては、図5に示すように、表面に電極パッド8が形成されている二つの半導体素子4a、4bのうち、活性面の面積が大きい半導体素子4aを下方に配置し、バンプ1を介して、二つの半導体素子4a、4bの電極パ

ッド8を相互にフリップチップ接続している。半導体素子4aの表面の端部に形成されている電極パッド8は、ワイヤー6を介して、回路基板7の表面に形成された電極パッド8に接続されている。また、二つの半導体素子4a、4bを相互に接続した後、それらの半導体素子4a、4bの活性面の間の隙間にはアンダーフィル剤が流し込まれる。

【0005】

また、特開平07-297359号公報及び特開平06-244360号公報は、半導体チップを回路基板に接続し、その回路基板を積み上げることによって、半導体部品の3次元実装を行う方法を開示している。

【0006】

【発明が解決しようとする課題】

しかしながら、上記の公報に記載されている構造又は方法には次のような問題点があった。

【0007】

第1の問題点は、同一の半導体チップ上に複数の機能を備えたデバイスを形成することにより、チップサイズが大きくなるということである。

【0008】

チップサイズが大きくなることにより、1チップにかかる製造コストが大きくなり、同時に、生産時の歩留まりも悪くなる。

【0009】

第2の問題点は、特開平11-195746号公報、特開平10-022449号公報又は特開平05-03663号公報に記載されているようなCOC（チップオンチップ）構造はパッケージのサイズの増加を防止することができない点である。

【0010】

1チップに多機能を集積化した半導体チップの面積よりも機能別に形成した半導体チップの面積の方が小さくなるが、これらの機能別に形成した半導体チップを相互に接続した場合、全体の厚みが増すことになるため、結局、パッケージ全体の体積はかえって大きくなってしまうことになる。

【0011】

第3の問題点は、COC構造では、半導体素子の接続後に、半導体素子活性面の間の隙間にアンダーフィル剤を流し込む必要がある点である。

【0012】

半導体素子に形成したバンプのピッチ又は二つの活性面の間の隙間が小さくなるほど、アンダーフィル樹脂は隙間に入り込みにくくなり、その結果、不均一な気泡が樹脂層内部に残ってしまい、構造的に長期信頼性を失ってしまう。

【0013】

また、半導体素子の回路面内の、アンダーフィル樹脂の付着により特性が失われてしまう領域にもアンダーフィル樹脂が流れ込んでしまうことがある。

【0014】

第4の問題点は、特開平07-297359又は特開平06-244360に記載されている3次元実装構造は、それぞれの半導体装置を一度回路基板に接続し、その後、その基板を積み上げて3次元実装構造を形成している点である。

【0015】

このため、小さいパッド・ピッチや、エリアバンプ配列を有している半導体装置も回路基板と接続した後、回路基板同士を積み上げていくため、回路基板のバンプ配列は周辺バンプ配列となり、全体的な体積は、回路基板を挟まない場合に比べて、大きくなってしまう。

【0016】

本発明は、以上のような問題点に鑑みてなされたものであり、半導体素子等の能動素子のみならず受動素子や回路基板の接続をも可能にし、接続後にアンダーフィル樹脂を電子デバイス間の隙間に流し込む工程を無くし、SAWフィルターのI.D.T.電極（櫛形電極）部分のようにチップ回路面において、樹脂付着により特性が失われてしまう領域に樹脂が流れ込むことを防ぐことができ、半導体装置をキャリア基板と呼ばれる回路基板に接続することなく、3次元的に積み上げる高密度実装を可能とする電子デバイス集合体及びその形成方法を提供することを目的とする。

【0017】

【課題を解決するための手段】

この目的を達成するため、本発明のうち、請求項1は、一つの電子デバイスに複数個かつ数種類の電子デバイスが接続されている電子デバイスの集合体であって、前記電子デバイスは導通部分を介して相互に接続され、絶縁部分を介して相互に絶縁されており、前記導通部分は金属からなり、前記絶縁部分は接着性及び封止性を有し、かつ、パターン化された樹脂層からなる電子デバイスの集合体を提供する。

【0018】

請求項2に記載されているように、前記樹脂層は感光性及び熱硬化性を有するものであることが好ましい。

【0019】

請求項3に記載されているように、前記樹脂層はフリップチップ接続用の機能とパッシベーションの機能とを備えるものであることが好ましい。

【0020】

請求項4に記載されているように、前記樹脂層は、前記電子デバイスの突出した配線部分の周辺、接続される電子デバイス間において実装されている受動素子の周辺、前記電子デバイスの回路面において、前記樹脂層を構成する樹脂によりデバイス特性が影響を受ける部分の周辺、電極パッドの周辺、及び、前記電極パッド上に形成されるバンプの周辺には前記樹脂層が存在しないようにパターン化されていることが好ましい。

【0021】

請求項5は、上述の電子デバイスの集合体における二つ以上の電子デバイスを接続する方法であって、接着性及び封止性を有する樹脂と電極とを一括して熱圧着する工程を備える二つ以上の電子デバイスの接続方法を提供する。

【0022】

請求項6は、上述の電子デバイスの集合体における二つ以上の電子デバイスを接続する方法であって、バンプと、該バンプに対応する電極パッドとを接触させた状態の下で、超音波を印加することにより、導通部分を接続する第一の工程と、何れかの電子デバイスに形成された樹脂層と、該樹脂層に対応する機能素子側

密着面との間の接続を熱圧着により行う第二の工程と、を備え、前記第二の工程は、前記第一の工程の後に続けて行われ、又は、前記第一の工程と同時に行われるものである二つ以上の電子デバイスの接続方法を提供する。

【0023】

請求項7は、請求項1乃至4の何れか一項に記載の電子デバイスの集合体を形成する方法であって、熱硬化性及び封止性を有する樹脂層を介して二つ以上の電子デバイスを接続する接続工程を備え、前記接続工程においては、前記電子デバイスに実装された受動素子、又は、前記電子デバイスの回路面において、前記樹脂層を構成する樹脂によりデバイス特性に影響を受ける部分の温度を他の部分より高くすることを特徴とする電子デバイスの集合体を形成する方法を提供する。

【0024】

本発明においては、二つ以上の電子デバイス間において、金属バンプによる導通部分の接続と、接着性を備えた封止樹脂による絶縁部分の接続とは、熱圧着を同時に行うことにより形成される。

【0025】

また、更に、マウント工程の時間短縮のためには、超音波によるバンプ接続と熱による樹脂接続を同時に行う。このため、本発明によれば、図1に示すように、半導体素子等の能動素子4相互間のバンプ1を介しての接続（領域A又は領域B）に限らず、コンデンサーその他の受動素子5と回路基板7との接続（領域C）、SAWフィルター9その他の機能素子と能動素子4との接続（領域D）、能動素子4と回路基板7との接続（領域E）をも行うことが可能になる。

【0026】

また、感光性と接着性を備えた封止樹脂2を用いることにより、SAWフィルター9のI. D. T. 電極部分のようにチップ回路面において封止樹脂2の付着により特性が失われてしまう領域における封止樹脂2を予め除去し、電子デバイスの接続中に、電子デバイスの間の空隙3に封止樹脂2が流れ込むことを防ぎ、外気を遮断し、信頼性のある接続を得ることができる。

【0027】

また、高さ方向に3つ以上のチップを積み重ねることも可能であり、高密度実

装が可能になる。

【0028】

以上のように、本発明においては、能動素子又は受動素子の機能にかかわらず、接着性を備えた封止樹脂を絶縁部分に使用し、導通部分を金属により接続するため、前述の特開平11-195746号公報、特開平10-022449号公報又は特開平05-013663号公報のように、半導体素子その他の能動素子相互間の接続に限定されることなく、電子デバイスの集合体を形成することが可能である。

【0029】

さらには、電子デバイス間において実装されている受動素子の周辺、電子デバイスの回路面において、電極パッドの周辺及びバンプの周辺には樹脂が存在しないようにパターン化されている接着性のある封止樹脂を用いているため、バンプとパッドとの間に樹脂を巻き込むことなく、接続抵抗の小さい信頼性のある電気接続を形成することが可能である。

【0030】

また、電子デバイス間において予め実装されている受動素子を接続荷重により破損することなく、電子デバイスを接続することが可能となり、従来のように、接続後にはバンプのみが接続されることとなる構造と比べて、強固な構造を得ることができる。

【0031】

本発明に係る電子デバイスの集合体の形成方法によれば、電子デバイスの接続工程において、バンプによる導通部分の接続を熱圧着により、あるいは、低荷重かつ室温付近の低温で超音波を附加させることにより行い、感光性及び熱硬化性を備えた封止樹脂による接続を室温付近で行う。この場合、タック性があり、かつ、低弾性の樹脂を用いることにより、低温、低応力、短時間で絶縁部分を熱圧着接続することが可能であるため、導通部分の接続に要する時間を、超音波を用いた場合には、約1秒、絶縁部分の接続に要する時間を約1秒程度とすることができる。すなわち、接続工程を2秒程度で処理することが可能である。

【0032】

さらに、電子デバイスの接続後においては、前述の特開平11-195746号公報、特開平10-022449号公報又は特開平05-013663号公報とは異なり、アンダーフィル樹脂を流し込む工程を必要としない。このため、本発明によれば、電子デバイスの接続時間を大幅に短縮することが可能であるとともに、生産性を向上させることができる。

【0033】

さらに、二つの電子デバイスの間の隙間が約 $50\mu m$ 以下と狭い場合、または、バンプの配列ピッチが狭い場合に、電子デバイス間の隙間にアンダーフィル剤を流し込んだ際、気泡が残留し、硬化後ボイドが発生することを防止することができ、完成品としての電子デバイス集合体の信頼性を向上させることができある。

【0034】

本発明においては、電子デバイスに形成された接着性を有する封止樹脂層として感光性樹脂を用いる。例えば、SAWフィルターのI. D. T. 電極部のようなデバイス特性が封止樹脂の影響を受ける部分の周辺の樹脂を除去し、電子デバイスの接続後において、パッケージ外周をハーメチック・シーム溶接その他の手段により封止することも可能であるが、本発明によれば、接続と同時に気密封止を可能とし、更に、後に図2に示すように、SAWフィルターを接続した電子デバイスに新たな電子デバイスを接続することが可能になる。

【0035】

本発明によれば、感光性及び接着性を備えた封止樹脂により樹脂パターンを形成する場合、アスペクト比が1の樹脂を用いることにより、膜厚 $10\mu m$ で約 $10\mu m$ ピッチのパターンを形成することができるため、近年の狭ピッチのエリアバンプ配列に対応したパターンを形成することができあり、キャリア基板と呼ばれる回路基板を必要とせずに電子デバイスを3次元的に実装することが可能となる。

【0036】

【発明の実施の形態】

次に、本発明の一実施形態について図2乃至図4を参照して説明する。図2は

、 SAW フィルターを半導体装置に接続した集合体をさらに他の半導体装置に接続する工程を示す断面図であり、図3は、電子デバイスの集合体を作成するための電子デバイス接続前におけるメッキバンプを形成する工程を示す断面図であり、図4は、感光性及び熱硬化性を有する封止樹脂層の形成工程を示す断面図である。電子デバイス接続前のプロセスとしては、電子デバイスの形状により、いくつかのものが考えられる。

【0037】

電子デバイスとしては、Si、GaAs、LiTaO₃、LiNbO₃、水晶等に配線を形成したものや、コンデンサー、抵抗などのチップ部品、有機基板としてシリコン基板、プリント基板、フレキシブル基板、セラミクス基板としてアルミナ基板、ガラスセラミクス基板、ガラス基板等の回路基板などが好適に用いられるが、それらには限定されない。

【0038】

以下に、(1)電子デバイスの接続前に電子デバイスにバンプを形成する場合、(2)電子デバイスの接続前に電子デバイスに封止樹脂層を設ける場合、及び、(3)電子デバイスの接続前に電子デバイスにバンプと封止樹脂層とを設ける場合の各々について説明する。

【0039】

実際の接続においては、バンプを形成した電子デバイスに対しては、封止樹脂層を設けた電子デバイスを接続する。

【0040】

また、バンプを形成し、かつ、封止樹脂層を設けた電子デバイスに対しては、接続前の処理を行っていない電子デバイスを接続する。

【0041】

ウェハの形状をなしている電子デバイスにバンプを形成する場合、電子デバイスや回路基板の耐熱温度、パッドのピッチ、パッドの大きさその他の条件に応じて、電子デバイスの電極パッド上に、メッキバンプ、スタッドバンプ、ボールの転写法によるバンプ、印刷法によるバンプなどを純金属又は合金で形成する。

【0042】

以下に、図3を参照して、メッキバンプを形成する場合について説明する。

【0043】

図3(a)に示すように、機能素子4の活性面の表面には、パッシベーション膜11と電極パッド8が露出している。

【0044】

スパッタ装置や蒸着装置を用いて、図3(b)に示すように、機能素子4の活性面側に膜厚0.01μm乃至0.1μm程度の導電性薄膜12を作成する。この導電性薄膜12は、例えば、TiとPdとの積層薄膜層、CrとPdとの積層薄膜層、CrとCuとの積層薄膜層からなる。

【0045】

その後、図3(c)に示すように、ロールコーラー、カーテンフローコーラー、スクリーン印刷、スピンドルコーラーなどにより、メッキレジスト13を厚さ1μm乃至100μm塗布し、露光及び現像によって、パッシベーション膜11上にのみメッキレジスト13を残し、電極パッド8上のメッキレジスト13を除去したレジストパターンを作成する。

【0046】

次いで、電解メッキにより、導電性薄膜12を介して、電極パッド8上にバンプ14を作成する。

【0047】

Auメッキバンプを作成する場合には、例えば、Niメッキ、Auストライクメッキ、Auメッキの順で電解メッキする。ただし、この方法に限定されるものではない。Auメッキバンプに代えて、電解メッキにより、Cuバンプ、Agバンプ等を作成することもできる。

【0048】

また、バンプ14は、Auスタッダードバンプ、ボール転写法によるAuバンプ、Inバンプ、半田バンプ、Cuバンプ、その他の合金などのボールバンプ、また、半田ペーストの印刷後リフローによる半田バンプなどが好適であるが、これらには限定されない。

【0049】

次いで、M E Kやアルコール等の溶剤を用いて、図3 (d) に示すようにメッキレジスト13をウェットエッティングし、除去する。

【0050】

さらに、図3 (e) に示すように、ウェットエッティング法又はドライエッティング法により、パッシベーション膜11上の導電性薄膜12を除去する。

【0051】

最終的に、ウェハの形状からダイシングにより切り出すことにより、接続用の電子デバイスとなる。

【0052】

予めウェハの形状をとらない電子デバイスに関しては、Auスタッドバンプ、ボール転写法によるAuバンプ、Inバンプ、半田バンプ、Cuバンプ、その他の合金などのボールバンプ、また、半田ペーストの印刷後リフローによる半田バンプなどが好適であるが、それらには限定されない。

【0053】

ウェハの形状をなしている電子デバイスに封止樹脂層を設ける場合は、ロールコーティー、カーテンフローコーター、スクリーン印刷、スピンドルコーティーなどにより、感光性および熱硬化性を有する封止樹脂を厚さ $1\text{ }\mu\text{m}$ 乃至 $100\text{ }\mu\text{m}$ 塗布して、封止樹脂層を乾燥させた後、フォトマスクを用いて、封止樹脂層のパッド部分周辺やバンプ部分周辺のみならず、接続されるべき電子デバイスの突出した基板配線に対応する部分周辺、接続されるべき電子デバイスに受動素子が実装されている場合には、その受動素子に対応する部分周辺、接続される電子デバイス回路面において、封止樹脂によりデバイス特性が影響を受ける部分周辺をも、露光及び現像により除去する。

【0054】

このようにして、ウェハの形状をした電子デバイスをダイシングすることにより、接続用の電子デバイスとなる。電子デバイスがウェハの形状をなしていない場合も同様に、ディップやロールコーティー、カーテンフローコーター、スクリーン印刷、スピンドルコーティー等により樹脂を塗布した後、露光及び現像により接続用の電子デバイスとする。

【0055】

本発明における電子デバイスにバンプを形成し、樹脂を塗布する場合については、上記と同様にバンプ形成を行い、続いて、樹脂パターンを形成する。

【0056】

このように、接続前の処理を施した電子デバイスと、接続されるべき電子デバイスとを接続することにより、この接続体においては、機能素子と回路基板との間に感光性及び熱硬化性を有する封止樹脂層が存在し、かつ、接続された二つの電子デバイスの活性面の間に実装されているコイル（L）、コンデンサ（C）、抵抗（R）等の受動素子の部分周辺、接続される電子デバイス回路面において樹脂によりデバイス特性が影響を受ける部分周辺、パッド部分周辺及びバンプ周辺には封止樹脂が存在しない構造となる。

【0057】

この二つの電子デバイスの接合体と更なる電子デバイスとに対して上述と同様の接続前処理及び接続を行うことにより、三つの電子デバイスの接合体を作成することができる。このような、接続前処理と接続を繰り返すことで、複数個の電子デバイスが接続された電子デバイスの集合体を形成することができる。

【0058】

感光性及び熱硬化性を有する封止樹脂としては、200cps乃至1000cpsの粘度を有する新日鐵化学株式会社製「V-259PA」（商品名）、感光性基（ネガ型）を有するポリイミド前駆体である旭化成工業株式会社製「パイメール」（商品名）、または、住友ベークライト株式会社製「スミレジン CRC-8300」（商品名）を好適に用いることができるが、これらには限定されない。

【0059】

これらの樹脂層は半導体装置に塗布した際にパッシバーション膜としての役割をも同時に果たすことが可能である。また、100μm以上の厚さの樹脂を塗布する場合には、シート状の樹脂をデバイスに貼って、露光及び現像を行うことにより、そのような樹脂を形成することも可能である。

【0060】

上記の二つ以上の電子デバイスを接続させる際には、熱圧着のフリップチップマウンター装置、または、超音波を付加させる機能を備えたフリップチップマウンター装置を用いて、ツールにいずれか一方の電子デバイスを真空吸着させ、他方の電子デバイスをステージに真空吸着する。

【0061】

接続の工程では、まず二つの電子デバイスの位置合わせを行い、図2(a)に示すように、バンプ1と対応する電極パッド8とを接触させた状態で熱圧着させ、または、超音波を付加し、バンプ1と電極パッド8との金属接合を行う。

【0062】

その後又は同時に、図2(b)に示すようにバンプ1を潰し、感光性及び熱硬化性を備えた封止樹脂2の表面が対応する密着面に接触する程度の荷重を与え、加熱して絶縁部分の封止樹脂21の接続を行う。

【0063】

接続時、封止樹脂21が流れ出すおそれがある場合は、接続される回路基板の樹脂層が密着する領域に予め窪みを作成しておくと、接続時に、封止樹脂21が窪みより外側に流れ出すことを防止することができる。

【0064】

以上のようにして形成された電子デバイスの集合体は、回路基板と同様に、接続前処理としての樹脂のパターン化及びバンプ形成を何れかの電子デバイスに行うことにより、電子デバイスを接続した後、電子デバイスの実装体構造を得ることができる。この電子デバイスの実装体構造は、回路基板の配線部分の周辺、接続される回路基板において実装されている受動素子の周辺、電子デバイスの回路面において、樹脂層を構成する樹脂によりデバイス特性が影響を受ける部分の周辺、電極パッドの周辺、及び、バンプの周辺には樹脂層が存在しないようにパターン化されている実装構造となる。

【0065】

最後に、以上のように形成された電子デバイスの実装体を複数個まとめて、乾燥機内で感光性及び熱硬化性を備えた封止樹脂の硬化処理を行う。乾燥機への投入前に、接続体の外周に別の封止樹脂をディスペンサーにより滴下しておき、乾

焼機内で感光性及び熱硬化性を備えた封止樹脂の硬化と同時にこの別の封止樹脂を硬化させることも可能である。

【0066】

【実施例】

以下に、本発明における実施例について説明する。

【0067】

本実施例は、バンプと樹脂パターンとを半導体装置に形成した例である。本実施例においては、3.5mm×5.3mmのSi半導体装置上に150μmピッチで存在する110μm四方の81箇所全ての電極パッド上に90μm四方のAuメッキバンプを形成した。

【0068】

先ず、図3(a)に示すSi半導体装置の活性面側において、スパッタ装置を用いて、最初に、逆スパッタリングによってSi半導体装置のアルミ酸化膜を除去し、続いて、順スパッタリング蒸着により、図3(b)に示すように、膜厚0.05μmのTi薄膜層と0.15μmのPd薄膜層とからなる導電性薄膜12を全面に設けた。

【0069】

その後、スパッタ蒸着機から取り出したSi半導体装置にスピンドルコーターでメッキレジストを厚さ約25μm塗布し、露光及び現像によって、図3(c)に示すように、電極パッド周辺の樹脂を除去した樹脂パターンの作成した。

【0070】

その後、電解メッキにより、図3(d)に示すように、高さ約20μmのAuメッキバンプを形成した。Auメッキバンプは、Niメッキ、Auストライクメッキ、Auメッキの順で電解メッキすることにより形成した。

【0071】

Auメッキバンプの形成後、メッキレジストはMEKやアルコール等の溶剤を用いてウェットエッティングし、除去した。電解メッキのために作成したTi薄膜層とPd薄膜層とからなる導電性薄膜12はウェットエッティング法やIBE等のドライエッティング法により、図3(e)に示すように、バンプ1及び電極パッド

8以外の部分を除去した。

【0072】

次に、図3（e）の状態から、スピンドルコーターにより、感光性および熱硬化性を有する封止樹脂として、粘度200cpsから1000cpsの樹脂である新日鐵化学株式会社製「V-259PA」（商品名）を厚さ約22μm塗布した。この樹脂を乾燥させた後、フォトマスクを用いて、露光及び現像を行い、樹脂パターンを形成した。封止樹脂層のパッド部分周辺やバンプ部分周辺のみならず、接続されるべき電子デバイスにおいて突出した基板配線に対応する部分も露光及び現像により除去した。

【0073】

次いで、ダイシングすることにより、接続用のSi半導体装置を形成した。

【0074】

この第一のSi半導体装置を、図4に示すように、渋谷工業株式会社製DB100（商品名）を用いて、10mm×10mmの第二のSi半導体装置に接続した。接続は、超音波付加機能とパルスヒート機能を持つツールに第一のSi半導体装置を吸着させ、コンスタントヒート機能を持つステージに第二のSi半導体装置を吸着させることにより、行った。

【0075】

先ず、図4（a）に示すように、カメラにより、二つのSi半導体装置の間の位置合わせを行った。

【0076】

ツールに吸着された第一のSi半導体装置のバンプ1とステージに吸着された第二のSi半導体装置の電極パッド8との接続は、ステージは室温で保持しておき、図4（b）に示すように、バンプ1の先端と電極パッド8とを接触させた状態でツールに超音波を付加することにより行った。超音波は周波数40kHz、出力3W、処理時間0.6秒とした。

【0077】

続いて、感光性及び熱硬化性を備えた封止樹脂2と第二のSi半導体装置との熱圧着による接続は、室温から400°Cまで昇温させ、1秒間保持した。荷重は

最終的に5kgとなるように、ツールのパルスヒーターの昇温に伴い、荷重を増加させた。このようにして、電極パッド8とバンプ1との接続と、熱硬化性を有する封止樹脂2による二つのSi半導体装置の接続とを同時に一括接続を行った。

【0078】

更に、図4(c)に示すように、上記の第一及び第二のSi半導体装置の接続体を半導体装置15に接続させる。半導体装置15は、ガラスエポキシ基板7aと、ガラスエポキシ基板7a上に配列された20個の650μm径のはんだボールバンプ1aと、中央部に開口を有し、厚み600μmの熱硬化性を有する封止樹脂2aのシートとからなり、サイズは10mm×10mmである。第一及び第二のSi半導体装置の接続体は封止樹脂2aの開口にはめ込まれる。

【0079】

接続後、半導体装置15の3.5mm×5.3mmの領域とはんだボールバンプ1aとの周辺部分の封止樹脂2aを露光及び現像により除去し、図4(d)に示すように、熱圧着により、第一及び第二のSi半導体装置の接続体と半導体装置15との間の接続を行った。

【0080】

本方法による接続を行うことにより得た電子デバイス集合体は、-40℃乃至125℃の熱サイクル試験において、1000サイクルを突破する耐熱性を有することがわかった。

【0081】

次に、第一の電子デバイスにバンプを形成し、第一の電子デバイスに接続されるべき第二の電子デバイスに封止樹脂層を設ける場合であって、SAWフィルターのI.D.T電極のように樹脂が接触するとデバイス特性が変わる領域を第一又は第二の電子デバイスが含んでいる場合の実施例を説明する。

【0082】

SAWフィルターのLiTaO₃、LiNbO₃、水晶等ウェハのAlパッド上に直径約100μm、台座の高さ約25μmのAuスタッドバンプを形成し、その後、ダイシングして接続用の電子デバイスとした。フリップチップ接続される

電子デバイスは、シリコン、FR-4やガラスセラミックス、アルミナを基材とした回路基板からなり、樹脂パターンが形成される領域を0.03乃至0.3mmの深さだけ予め窪ませた構造とした。

【0083】

回路基板表面の不純物をプラズマアッシャーにより除去した後、スピンドルターボにより、感光性及び熱硬化性を有する封止樹脂として、200cps乃至1000cpsの粘度を有する新日鐵化学株式会社製「V-259PA」（商品名）を厚さ20乃至50μm塗布し、乾燥させた。その後、フォトマスクを用いて、封止樹脂を露光及び現像し、回路基板の配線部分周辺、接続されるSAWチップのI.D.T.電極部分に対応する部分の封止樹脂層を除去し、機能素子搭載用基板とした。

【0084】

電子デバイス相互間の接続は渋谷工業株式会社製DB200（商品名）を用いて行った。

【0085】

先ず、図2(a)に示すように、パルスヒーター、超音波付加機能を持つツールにSAWチップ20を吸着させ、パルスヒーターを持つステージに機能素子搭載用基板30を吸着させた。

【0086】

図2(b)に示すように、SAWチップ20のバンプ1と機能素子搭載用基板30の電極パッド8との接続は、バンプ1と電極パッド8とを接触させた状態で、ツールに超音波を付加させることにより行った。超音波は周波数40kHz、出力3W、処理時間0.5秒とした。

【0087】

続く感光性及び熱硬化性を備えた封止樹脂2とSAWチップ20との熱圧着による接続時には、SAWチップ20を構成するI.D.T.電極10に封止樹脂2が付着することによってデバイス特性が変化するため、熱圧着及び冷却の際、常に、回路基板30又はステージ側の温度を機能素子20又はツール側の温度より低くすることにより、熱圧着時に発生する有機物ガスが、冷却時に回路基板3

0側へ凝集及び付着するようとする。

【0088】

ツールのパルスヒーターを室温から300°Cまで昇温させ、1秒間保持した。同時に、ステージのパルスヒーターを室温から200°Cまで昇温させ、1秒間保持した。荷重は、ツールとステージのパルスヒーターの昇温に伴い、最終的に3乃至5kgとなるようにした。

【0089】

以上のような条件の下でSAWチップ20と回路基板30とを接続することにより、SAWチップ20と回路基板30との間のAuバンプ1による配線部分の接合に続いて、SAWチップ20の活性面表面と回路基板30の表面との間の封止樹脂2による接着を行った。接続されたパッケージは、複数個まとめて150°Cの乾燥機中に3時間保持することにより、封止樹脂2の硬化を行った。

【0090】

従来の熱圧着による方法によれば、回路基板30に封止樹脂2を塗布した後、SAWチップ20を回路基板30に熱圧着する際、SAWチップ20側のバンプ1と回路基板30側の電極パッド8との金属接続に約20秒以上を必要とした。また、熱圧着接続時に回路基板30を吸着させたステージ側の温度が、SAWチップ20を吸着させたツール側の温度に比べて大きかったため、昇温時に発生した余分な封止樹脂2がI.D.T.電極部分10に付着していた。

【0091】

これに対して、本実施形態によれば、I.D.T.電極部分10以外のSAWチップ20と封止樹脂2との接続界面において大きな空隙ができるではなく、従来の方法よりも小さな荷重で封止樹脂2の全面をSAWチップ20に密着させることができ、かつ、接続時に余分な封止樹脂2がI.D.T.電極部分10に付着することを防止することができる。

【0092】

このように形成したSAWチップ20と回路基板30との接続体を、図2(c)に示すように、シリコン回路基板4に熱圧着により接続した。シリコン回路基板4には、はんだボール1を包含し、感光性及び接着性を有する樹脂シート2が

貼られており、バンプ1の周辺及びSAWチップ20が接続後に存在する領域において、露光及び現像によって封止樹脂2が予め除去されている。

【0093】

図2(d)に示すように、SAWチップ20と回路基板30との接続体をシリコン回路基板4に接続した後、SAWチップ特有のフィルター特性を得ることができた。

【0094】

露光及び現像によりパターン形成した感光性及び熱硬化性を備えた封止樹脂による絶縁部分の接続が超音波により可能である場合、バンプと電極パッドとの導通部分の超音波による接続時に、同時に熱と荷重とを加えることにより、絶縁部分をも接続することが可能となる。これにより、接続に要する時間をさらに短縮することが可能となる。接続後に、複数個の電子デバイス集合体をまとめて乾燥機中に入れ、封止樹脂を硬化させる。

【0095】

また、複数個の接続後のパッケージを乾燥機に投入する前に、チップ外周を別の封止樹脂で覆っておくことにより、乾燥機中で、感光性及び熱硬化性を備えた封止樹脂の硬化と同時にチップ外周の別の封止樹脂を硬化させることも可能である。

【0096】

ウェハの形状で他の電子デバイスを接続することにより、ウェハレベルのCSP作成も可能である。

【0097】

厚さが薄い回路基板を何層か接続する際に、露光及び現像により、樹脂層中の樹脂を部分的に除去し、その樹脂を除去した領域にL、C、Rまたは他の電子デバイスを埋め込むことにより、1枚の回路基板に多機能の電子デバイスが埋め込まれた構造を作成することができる。

【0098】

【発明の効果】

以上述べた本発明に係る電子デバイスの集合体、電子デバイスの接続方法及び

電子デバイスの集合体の形成方法により、以下のような効果を奏する。

【0099】

第1の効果は、二つ以上の電子デバイスの接続を可能にし、半導体素子等の能動素子のみならず、コンデンサーや抵抗などの受動素子や回路基板の接続も可能になる点である。

【0100】

その理由は、金属バンプにより導通部分の接続ができ、接着性を備えた封止樹脂により絶縁部分の接続を行うことができるため、構造的に強固な接続が可能となり、さらには、封止樹脂として感光性を備えた樹脂を用いる場合には、回路基板の配線部分のような段差のある部分の周辺、接続される電子デバイス間において実装されている受動素子の周辺、電子デバイスの回路面において、樹脂層を構成する樹脂によりデバイス特性が影響を受ける部分の周辺、電極パッドの周辺、及び、バンプの周辺には樹脂層が存在しないようにパターン化することが可能だからである。

【0101】

第2の効果は、二つ以上の電子デバイスを接続する際に、接続後にアンダーフィル樹脂を流し込む工程を必要とせず、硬化後のアンダーフィル内部にボイドが残ることを防ぐことができる。

【0102】

その理由は、本発明による電子デバイスの接続方法によれば、バンプによる導通部分の接続と樹脂による絶縁部分の接続を、超音波の付加または熱圧着によって、一括して行うことが可能であるからである。さらに、感光性を備えた樹脂を使用した場合、バンプピッチが狭い場合でも、バンプ周辺部分以外に樹脂が存在するように接続前に樹脂パターンを形成することができるからである。

【0103】

第3の効果は、SAWフィルターを他の電子デバイスと接続する際、接続と同時に気密封止することが可能になり、更に、SAWフィルターを接続した電子デバイスに新たなる電子デバイスをフリップチップ接続することが可能になる点である。

【0104】

従来は、 SAWフィルターのI. D. T. 電極部のように樹脂によってデバイス特性が影響を受ける部分の周辺の樹脂を除去し、電子デバイスを接続した後、パッケージ外周をハーメッシュ・シーム溶接等で封止していた。これに対して、本発明によれば、電子デバイスの接続と同時に気密封止を行うことが可能になり、更に、 SAWフィルターを接続した電子デバイスに新たなる電子デバイスをフリップチップ接続することが可能である。

【0105】

第4の効果は、本発明によれば、どのようなバンプの配列にも対応でき、キャリア基板を介せずに、3次元的に実装構造を形成できる点である。

【0106】

感光性及び接着性を備えた封止樹脂により樹脂パターンを形成する場合、例えば、アスペクト比が1の樹脂を用いるならば、膜厚 $10\text{ }\mu\text{m}$ で約 $10\text{ }\mu\text{m}$ ピッチの樹脂パターンを形成することができる。このため、近年の狭ピッチのエリアバンプ配列に対応した樹脂パターンを形成することが可能になり、キャリア基板と呼ばれる回路基板を必要とせずに電子デバイスを3次元的に実装することが可能となる。

【図面の簡単な説明】

【図1】

本発明に係る電子デバイスの集合体の断面図である。

【図2】

図2 (a) から (d) は、本発明に従って、 SAWフィルターを半導体装置に接続した接続体を、さらに、半導体装置へ接続する工程の断面図である。

【図3】

図3 (a) から (e) は、メッキバンプ形成プロセスを示す各工程における断面図である。

【図4】

図4 (a) から (d) は、バンプと、感光性及び熱硬化性を備えた封止樹脂のパターンとが形成された機能素子及び機能素子搭載用基板を接続させる際の各工

程における断面図である。

【図5】

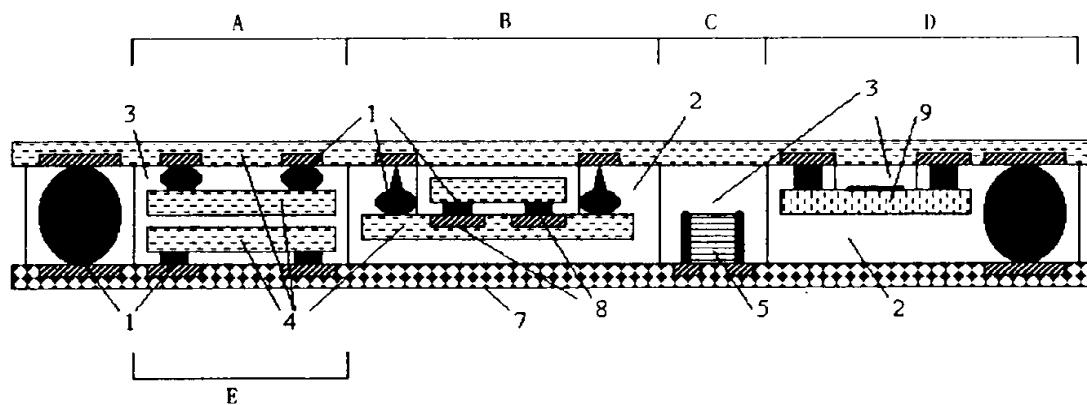
従来の方法に従って半導体装置と他の半導体装置とを接続させた接続構造を示す断面図である。

【符号の説明】

- 1 バンプ
- 2 封止樹脂
- 3 空隙
- 4 半導体などの能動素子
- 5 コンデンサーなどの受動素子
- 6 ワイヤー接続部分
- 7 回路基板
- 8 電極パッド
- 9 SAWフィルターなどの機能素子
- 10 I. D. T電極部分
- 11 パッシベーション膜
- 12 導電性薄膜
- 13 メッキレジスト
- 14 メッキバンプ

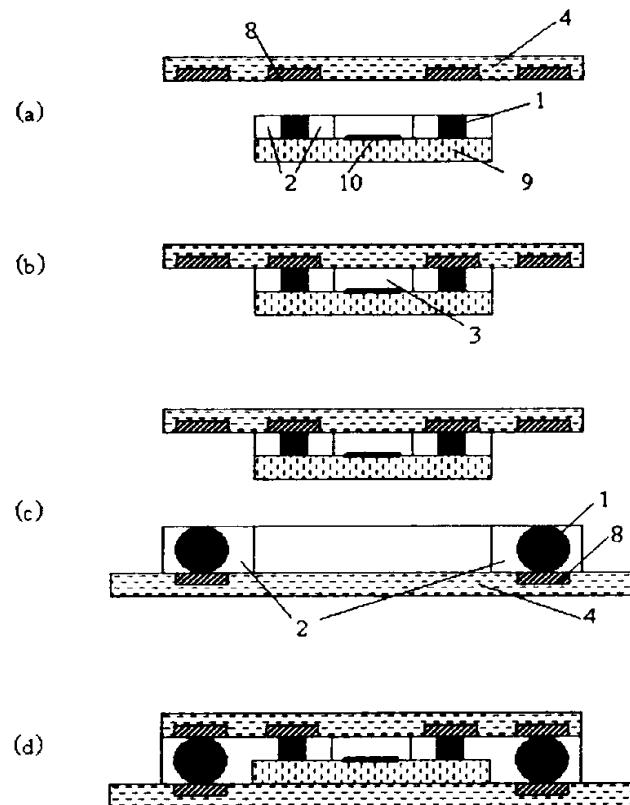
【書類名】 図面

【図1】



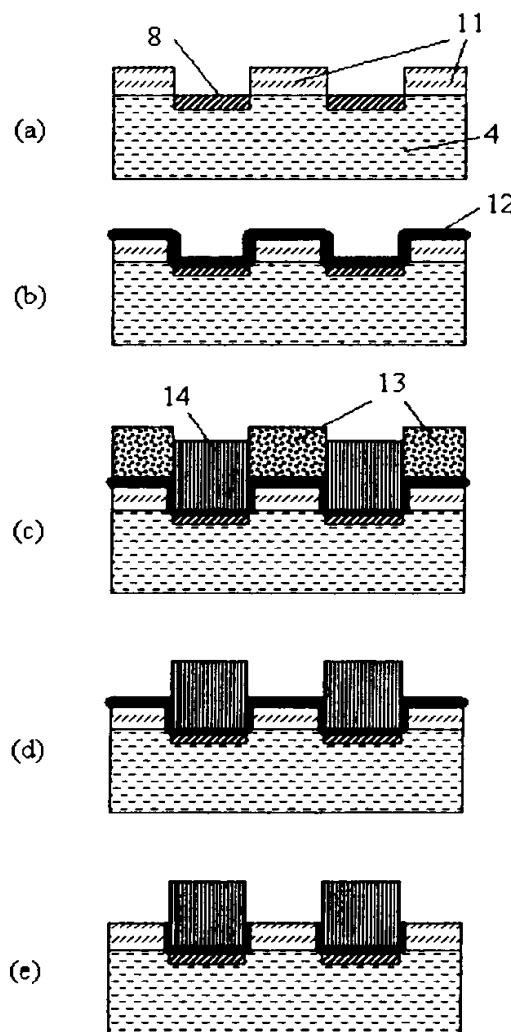
1 パンプ	5 受動素子
2 封止樹脂	7 回路基板
3 空隙	8 電極パッド
4 能動素子	9 SAWフィルター

【図2】



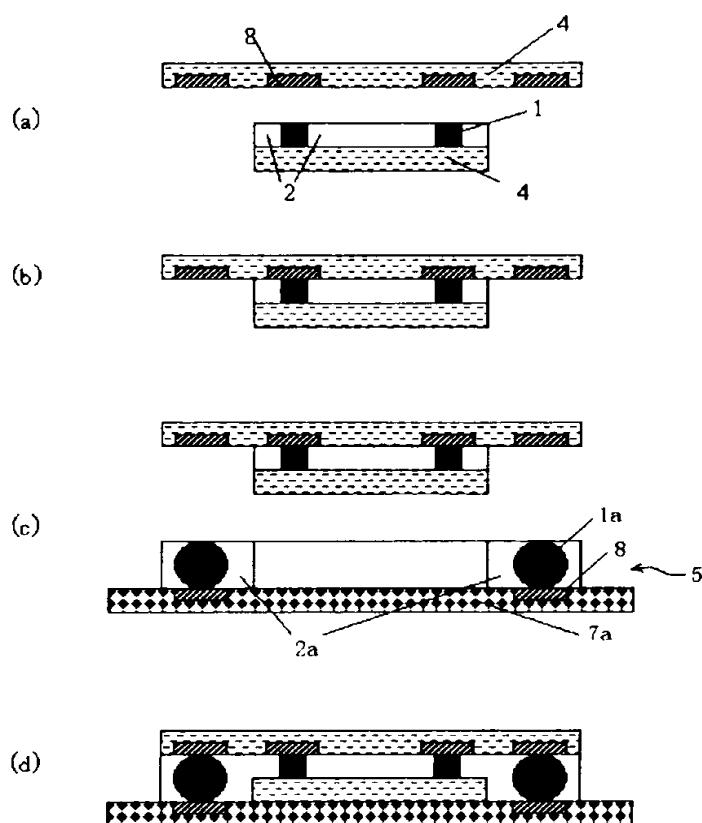
1 パンプ	8 電極パッド
2 封止樹脂	9 SAWフィルター
4 能動素子	10 IDT電極部分

【図3】



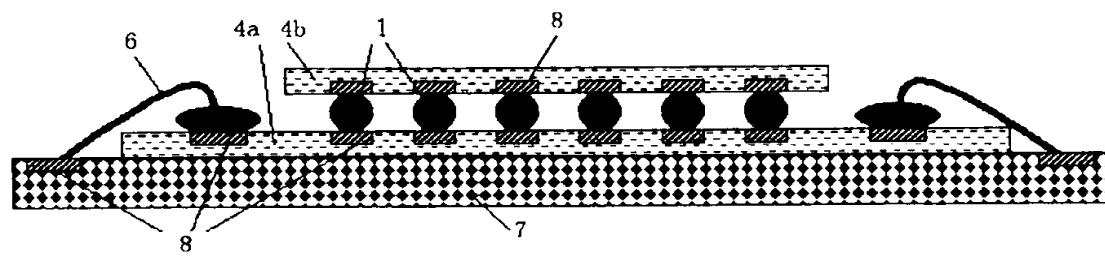
4 能動素子	1 2 導電性薄膜
8 電極パッド	1 3 メッキレジスト
11 パッセーチョン膜	1 4 メッキバンプ

【図4】



1 パンプ	1a はんだボールパンプ
2 封止樹脂	2a 封止樹脂
4 能動素子	7a ガラスエポキシ基板
8 電極パッド	

【図5】



1 パンプ	6 ワイヤー
4a 半導体素子	7 回路基板
4b 半導体素子	8 電極パッド

【書類名】 要約書

【要約】

【課題】二つ以上の電子デバイスの接続を可能にし、半導体素子等の能動素子のみならず受動素子や回路基板の接続をも可能にする。

【解決手段】二つ以上の電子デバイス間において、金属バンプによる導通部分の接続と接着性を備えた封止樹脂による絶縁部分の接続を熱圧着を同時にを行うことを繰り返す。このため、例えば、半導体素子等の能動素子4相互間のバンプ1を介しての接続（領域A又は領域B）に限らず、コンデンサーその他の受動素子5と回路基板7との接続（領域C）、SAWフィルター9その他の機能素子と能動素子4との接続（領域D）、能動素子4と回路基板7との接続（領域E）をも行うことが可能になる。

【選択図】 図1

出願人履歴情報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社